

Abstract of TAIWAN Patent Publication No. 459339

A method for fabricating shallow trench isolation comprises following steps. First, a substrate is provided. Next, a first insulating layer is formed on the substrate, and a barrier layer is formed subsequently on the first insulating layer. Next, a second insulating layer is formed on the barrier layer. Next, a patterned photoresist layer is formed on the second insulating layer to define an active region and a predetermined trench region. Next, the second insulating layer, the barrier layer, the first insulating layer, and a part of the substrate are etched sequentially to form a trench into the substrate with the patterned photoresist layer acting as a mask. Next, the second insulating layer is etched to form an indentation between the photoresist layer and the barrier layer. Next, after removing the patterned photoresist layer, a third insulating layer is formed onto the trench as a liner layer. Next, the barrier layer is etched with the second insulating layer acting as a mask. Next, an insulating material is used to fill the trench and form a fourth insulating layer. Next, the fourth insulating layer is planarized to expose the barrier layer. Finally, the barrier layer and the first insulating layer are removed sequentially. Therefore, the corner of the trench isolation can be protected, and the current leakage and kink effect due to corner exposure as well as the I/V double hump phenomenon caused by gate oxide thinning can be avoided.

第 92107876

號

初審  
再審

專利申請文件

(三)

## 中華民國專利公報 [19] [12]

[11]公告編號：459339

[44]中華民國 90年(2001) 10月11日  
發明

全 7 頁

[51] Int.Cl 06: H01L21/76

[54]名稱：防止邊角暴露之淺溝渠隔離製程

[21]申請案號：089126714

[22]申請日期：中華民國 89年(2000) 12月14日

[72]發明人：

徐新惠

林永昌

林文正

新竹縣竹東鎮學前路三十七巷九號

台中縣豐原市圓環東路四一六號

台北縣板橋市中正路三三六號十七樓

[71]申請人：

聯華電子股份有限公司

新竹科學工業園區新竹市力行二路三號

[74]代理人：陳達仁先生

謝德銘先生

1

[57]申請專利範圍：

1. 一種淺溝渠隔離之製造方法，至少包含下列步驟：

提供一底材；

形成一第一絕緣材料層於該底材上；

形成一阻絕屬於該第一絕緣材料層上；

形成一第二絕緣材料層於該阻絕層上；

形成一圖案轉移的光阻於該第二絕緣材料層上，該圖案轉移的光阻定義一主動區域和一溝渠區域；

利用該圖案轉移的光阻為罩幕，依序蝕刻該第二絕緣材料層，該阻絕層，該第一絕緣材料層和部分的該底材，以形成一溝渠於該底材內；

蝕刻該第二絕緣材料層，形成一凹洞於該光阻與該阻絕層之間；

去除該光阻；

形成一第三絕緣材料層於該溝渠內做為襯層；

利用該第二絕緣材料層為罩幕，蝕刻該阻絕層；

填塞該溝渠，形成一第四絕緣材料層；

5. 平坦化該第四絕緣材料層至該阻絕層；

去除該阻絕層；及

去除該第一絕緣材料層。

2. 如申請專利範圍第1項之方法，其中上述該底材至少包含矽底材。

3. 如申請專利範圍第1項之方法，其中上述該第一絕緣材料層至少包含二氧化矽層。

4. 如申請專利範圍第3項之方法，其中上述該第一絕緣材料層形成的方法至少包含熱氧化法。

5. 如申請專利範圍第1項之方法，其中上述該阻絕層至少包含氮化矽層。

6. 如申請專利範圍第5項之方法，其中上述該阻絕層的形成方法至少包含化學

2

氣相沉積法。

7.如申請專利範圍第1項之方法，其中上述該第二絕緣材料層至少包含二氧化矽層。

8.如申請專利範圍第7項之方法，其中上述該第二絕緣材料層形成的方法至少包含化學氣相沉積法。

9.如申請專利範圍第1項之方法，其中上述該溝渠形成的方法至少包含非等向性乾蝕刻法。

10.如申請專利範圍第1項之方法，其中上述該凹洞形成的方法至少包含非等向性乾蝕刻法。

11.如申請專利範圍第1項之方法，其中上述該第三絕緣材料層至少包含二氧化矽層。

12.如申請專利範圍第11項之方法，其中上述該第三絕緣材料層形成的方法至少包含熱氧化法。

13.如申請專利範圍第1項之方法，其中上述蝕刻該阻絕層的方法至少包含非等向性乾蝕刻法。

14.如申請專利範圍第1項之製造方法，其中上述該第四絕緣材料層至少包含二氧化矽層。

15.如申請專利範圍第14項之方法，其中上述該第四絕緣材料層形成的方法至少包含化學氣相沉積法。

16.如申請專利範圍第1項之方法，其中上述平坦化該第四絕緣材料層至該阻絕層的方法至少包含：

平坦化該第四絕緣材料層至該第二絕緣材料層；及

去除該第二絕緣材料層。

17.如申請專利範圍第16項之方法，其中上述平坦化該第四絕緣材料層至該第二絕緣材料層的方法至少包含化學機械研磨法(CMP)。

18.如申請專利範圍第16項之方法，其中上述去除第二絕緣材料層的方法至少

4

包含化學機械研磨法(CMP)。

19.如申請專利範圍第5項之方法，其中上述去除該阻絕層的方法至少包含濕蝕刻法。

5. 20.如申請專利範圍第19項之方法，其中上述該蝕刻法至少包含熱磷酸去除法。

21.如申請專利範圍第3項之方法，其中上述去除該第一絕緣材料層的方法至少包含濕蝕刻法。

10. 22.如申請專利範圍第21項之方法，其中上述該蝕刻法至少包含氫氟酸去除法。

23.一種淺溝渠隔離之製造方法，至少包含下列步驟：

提供一矽底材；

形成一第一氧化矽層於該矽底材上；

形成一氮化矽層於該第一氧化矽層上；

20. 24.形成一第二氧化矽層於該氮化矽層上；

形成一圖案轉移的光阻於該第二氧化矽層上，該圖案轉移的光阻定義一主動區域和一溝渠區域；

25. 利用該圖案轉移的光阻為罩幕，依序蝕刻該第二氧化矽層，該氮化矽層，該第一氧化矽層和部分的該矽底材，以形成一溝渠於該矽底材內；

蝕刻該第二氧化矽層，形成一凹洞於該光阻與該氮化矽層之間；

去除該光阻；

形成一第三氧化矽層於該溝渠內做為襯層；

利用該第二氧化矽層為罩幕，蝕刻該氮化矽層；

30. 填塞該溝渠，形成一第四氧化矽層；

平坦化該第四氧化矽層至該氮化矽層；

去除該氮化矽層；及

去除該第一氧化矽層。

35. 40.

24.如申請專利範圍第23項之方法，其中上述形成該第一氧化矽層的方法至少包含熱氧化法。

25.如申請專利範圍第23項之方法，其中上述形成該氮化矽層的方法至少包含化學氣相沉積法。

26.如申請專利範圍第23項之方法，其中上述形成該第二氧化矽層的方法至少包含化學氣相沉積法。

27.如申請專利範圍第23項之方法，其中上述形成該溝渠的方法至少包含非等向性乾蝕刻法。

28.如申請專利範圍第23項之方法，其中上述該凹洞形成的方法至少包含非等向性蝕刻法。

29.如申請專利範圍第23項之方法，其中上述形成該第三氧化矽層的方法至少包含熱氧化法。

30.如申請專利範圍第23項之方法，其中上述蝕刻該氮化矽層的方法至少包含非等向性蝕刻法。

31.如申請專利範圍第23項之方法，其中上述形成該第四氧化矽層的方法至少包含化學氣相沉積法。

32.如申請專利範圍第23項之方法，其中上述平坦化該第四氧化矽層至該氮化矽層的方法至少包含：平坦化該第四氧化矽層至該第二氧化矽層；及去除該第二氧化矽層。

33.如申請專利範圍第32項之方法，其中上述平坦化該第四氧化矽層至該第二

氧化矽層的方法至少包含化學機械研磨法(CMP)。

34.如申請專利範圍第32項之方法，其中上述去除第二氧化矽層的方法至少包含化學機械研磨法(CMP)。

35.如申請專利範圍第23項之方法，其中上述去除該氮化矽層的方法至少包含熱磷酸法。

36.如申請專利範圍第23項之方法，其中上述去除該第一氧化矽層的方法至少包含氫氟酸法。

圖式簡單說明：

第一圖 A 係傳統淺溝渠隔離形成圖案轉移光阻後之橫切面圖；

第一圖 B 係傳統淺溝渠隔離形成第三絕緣材料層後之橫切面圖；

第一圖 C 係傳統淺溝渠隔離平坦化第三絕緣材料層後之橫切面圖；

第一圖 D 係傳統淺溝渠隔離製造方法邊角暴露之橫切面圖；

第二圖 A 係本淺溝渠製造方法形成圖案轉移光阻後之橫切面圖；

第二圖 B 係本淺溝渠製造方法形成凹洞後之橫切面圖；

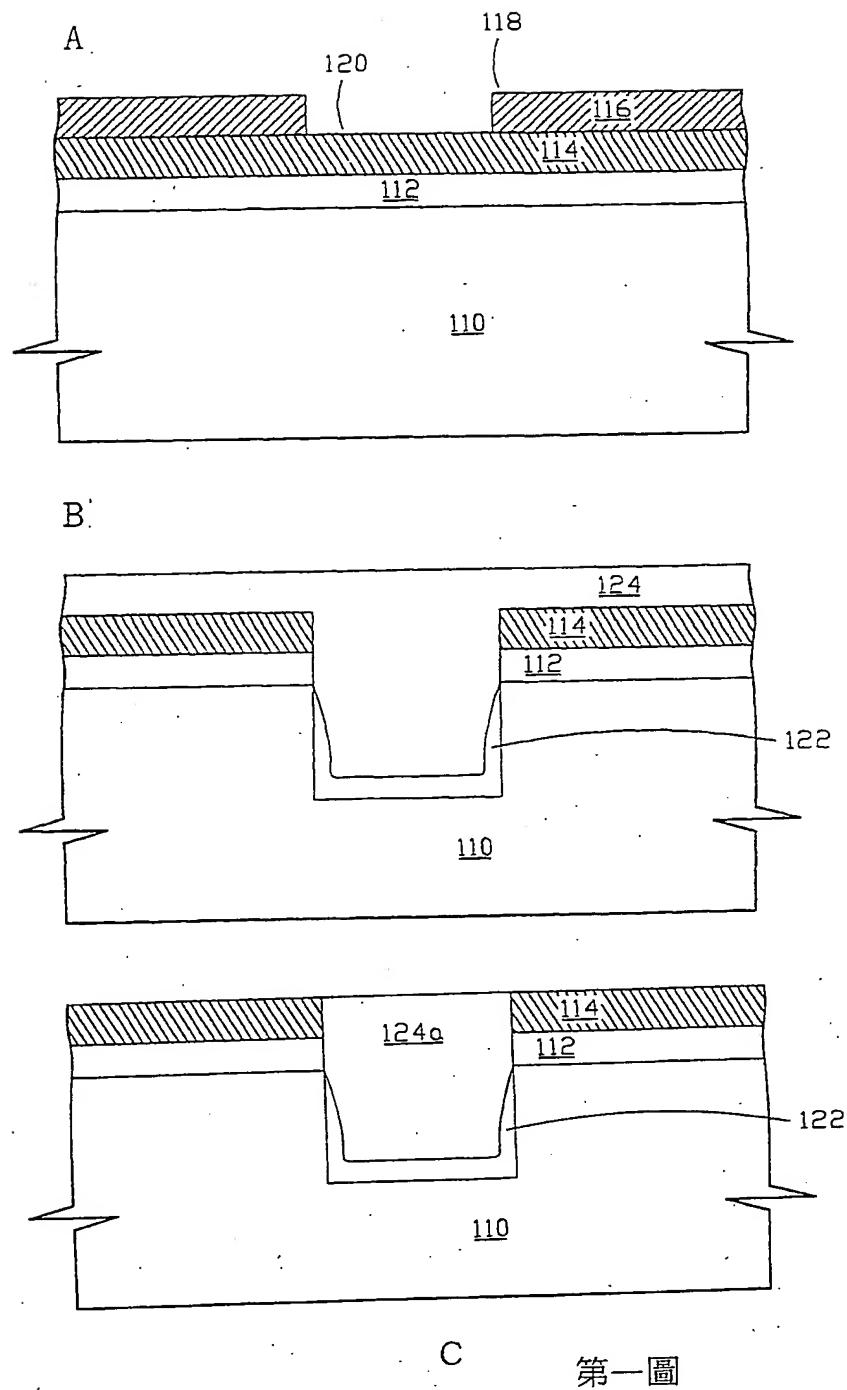
第二圖 C 係本淺溝渠製造方法蝕刻部分阻絕層後之橫切面圖；

第二圖 D 係本淺溝渠製造方法形成第四絕緣材料層後之橫切面圖；

第二圖 E 係本淺溝渠製造方法平坦化第四絕緣材料層後之橫切面圖；及

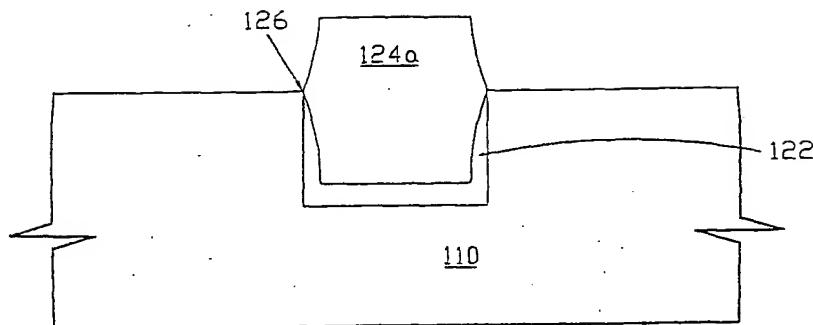
第二圖 F 係本淺溝渠防止邊角暴露製造方法完成之橫切面圖。

(4)



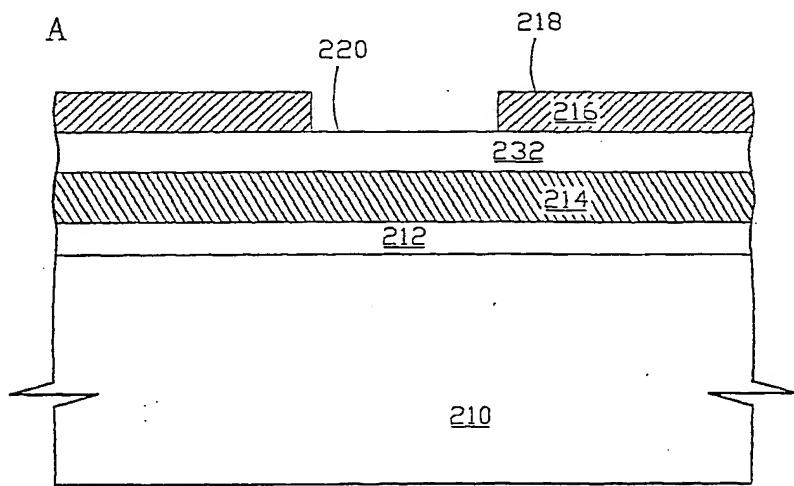
第一圖

(5)

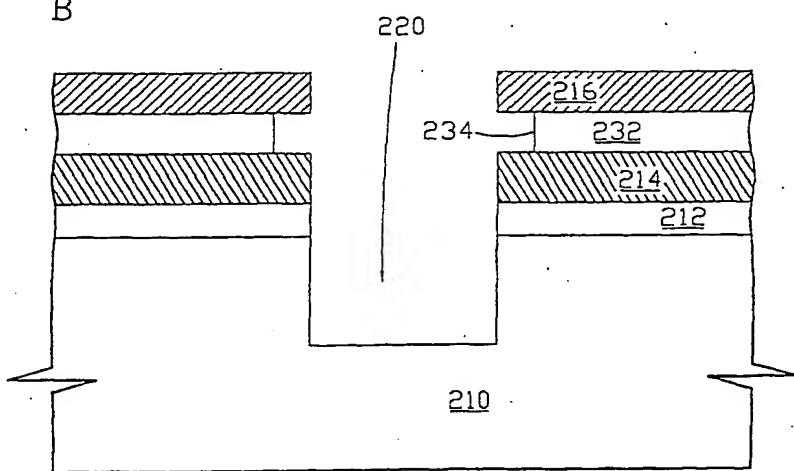


第一圖

D.

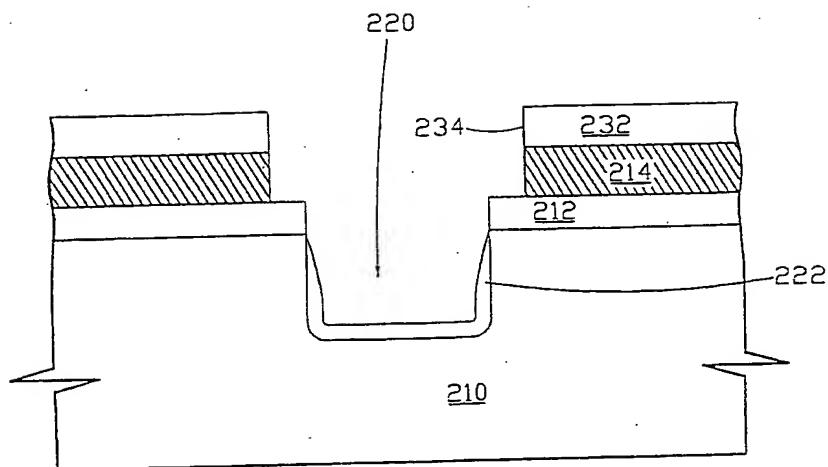


B

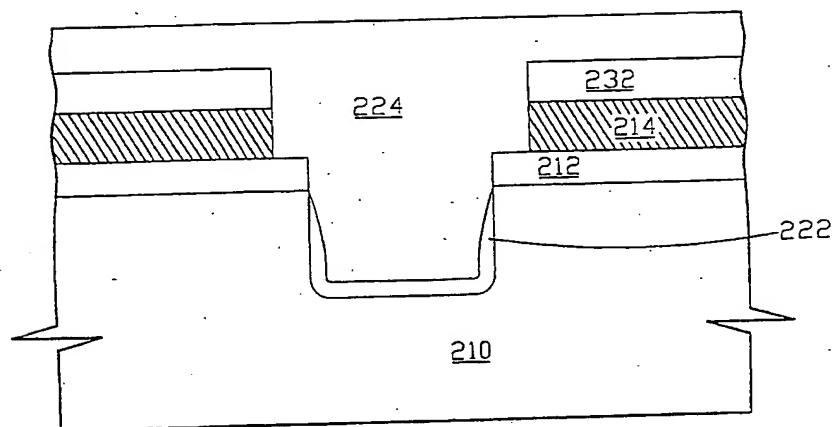


第二圖

(6)



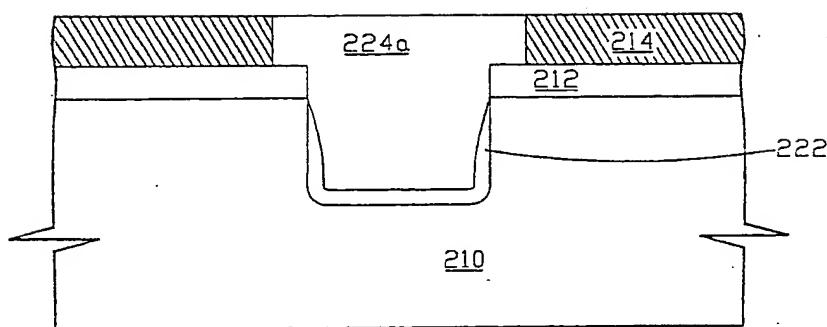
C



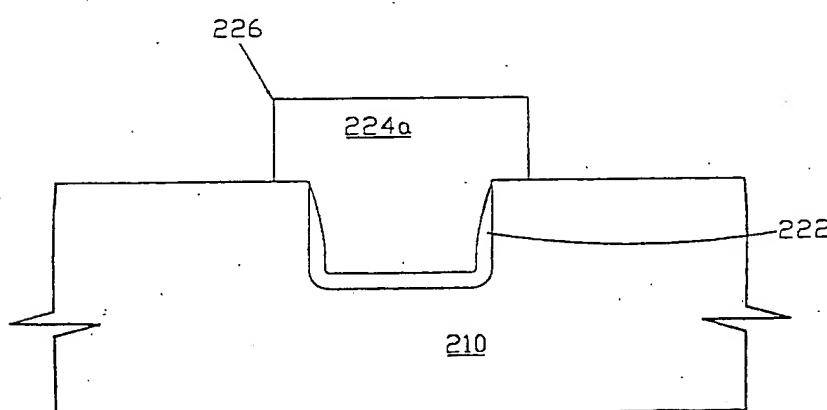
D

第二圖

(7)



E



F

第二圖

公生	申請日期: 12.14	案號: 89126714
類別: <i>Hot L 21/76</i>		

(以上各欄由本局填註)

## 發明專利說明書

459339

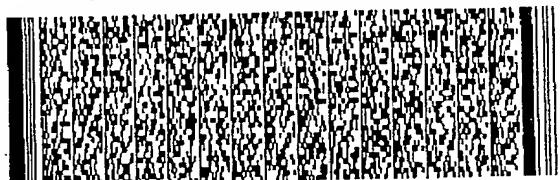
一 發明名稱	中文	防止邊角暴露之溝渠隔離製程
	英文	
二 發明人	姓 名 (中文)	1. 徐新惠 2. 林永昌 3. 林文正
	姓 名 (英文)	1. 2. 3.
	國 籍	1. 中華民國 2. 中華民國 3. 中華民國
	住、居所	1. 新竹縣竹東鎮學前路37巷9號 2. 臺中縣豐原市圓環東路416號 3. 臺北縣板橋市中正路336號17樓
三 申請人	姓 名 (名稱) (中文)	1. 聯華電子股份有限公司
	姓 名 (名稱) (英文)	1.
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 300新竹科學工業園區新竹市力行二路三號
代表人 姓 名 (中文)	1. 宣明智	
	1.	
代表人 姓 名 (英文)	1.	



## 四、中文發明摘要 (發明之名稱：防止邊角暴露之淺溝渠隔離製程)

一種淺溝渠隔離之製造方法，其步驟如下首先，提供一底材，然後形成一第一絕緣材料層於底材上，再形成一阻絕層於第一絕緣材料層上。接著形成一第二絕緣材料層於阻絕層上，然後再形成一圖案轉移的光阻於第二絕緣材料層上，而圖案轉移的光阻定義出一主動區域和一溝渠區域。而後利用圖案轉移的光阻為罩幕，依序蝕刻第二絕緣材料層，阻絕層，第一絕緣材料層和部分的底材，以形成一溝渠於底材內。接著再蝕刻第二絕緣材料層，形成一凹洞於光阻與阻絕層之間。之後去除光阻，然後形成一第三為絕緣材料層於溝渠內做為襯層。再利用第二絕緣材料層為罩幕，蝕刻阻絕層。接著以絕緣材料填塞溝渠，形成一第四絕緣材料層。而後再平坦化第四絕緣材料層至阻絕層。

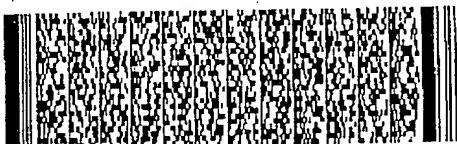
## 英文發明摘要 (發明之名稱：)



四、中文發明摘要 (發明之名稱：防止邊角暴露之淺溝渠隔離製程)

接著依序去除阻絕層和去除第一絕緣材料層。如此一來，淺溝渠隔離的邊角可被保護住而免於暴露，其可因而改善因邊角暴露所造成的頸結效應而產生漏電流的問題和閻氧化層薄化現象所產生的電流/電壓之雙峰現象。

英文發明摘要 (發明之名稱：)



## 五、發明說明 (1)

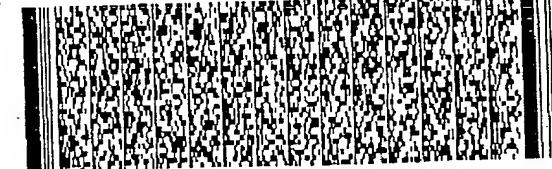
## 5-1 發明領域：

本發明係有關於一種半導體元件隔離區的製造方法，特別是一種有關於防止邊角暴露之淺溝渠隔離製程。

## 5-2 發明背景：

近年來隨著積體電路積集度的持續上升，區隔各個電晶體或其他單元元件的方法，就成為高積集度積體電路製造的重要議題之一。其中較為廣泛使用的一種隔離方法為區域氧化法 (LOCOS)。然而，區域氧化法仍有其天生的缺點。例如，鳥嘴的形成會導致隔離效果不佳，不平坦的表面突起會使得在光學微影製程時對焦產生誤差。因此，為了克服區域氧化法的限制，一種新發展的隔離方法，淺溝渠隔離法 (STI)就因孕而生。淺溝渠隔離可允許元件有較高密度的積集度，且其有較平坦的表面，又沒有鳥嘴形成的問題，因此被廣泛使用在深次微米的半導體製程上。

傳統淺溝渠隔離的製造方法如第一 A 圖所示，首先，提供一矽底材 110，然後利用熱氧化法形成一二氧化矽層 112 於矽底材 110 上做為墊氧化層。再利用化學氣相沉積法形成一氮化矽層 114 於二氧化矽層 112 上，接著利用微影技術形成一圖案轉移的光阻 116 於氮化矽層 114 上。經圖案轉



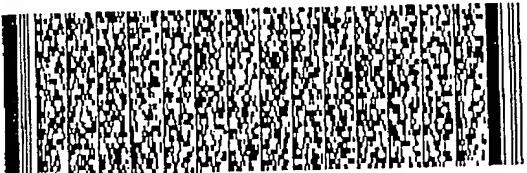
## 五、發明說明 (2)

移的光阻 116 可定義一主動區域 118 和一溝渠區域 120。

利用圖案轉移的光阻 116 為罩幕，依序蝕刻氮化矽層 114，二氧化矽層 112 和部分的矽底材 110，以形成一溝渠 120 於矽底材 110 內。然後再將光阻 116 去除，接著利用熱氧化法形成一二氧化矽層 122 於溝渠 120 內做為襯層。之後利用常壓化學氣相沉積法將二氧化矽填塞於溝渠 120 內，形成做為淺溝渠隔離的二氧化矽層 124，如第一 B 圖所示。

然後利用化學機械研磨法將做為淺溝渠隔離的二氧化矽層 124 平坦化至氮化矽層。而形成平坦化後之二氧化矽層 124a，如第一 C 圖所示。再接著利用熱磷酸去除氮化矽層 114。之後再利用氫氟酸去除墊氧化矽層 112。

然而，傳統淺溝渠隔離在經過多次的蝕刻製程，其邊角同時會被蝕刻而形成邊角暴露 126 的問題，如第一 D 圖所示。淺溝渠隔離的邊角暴露會使得電荷堆積於暴露的邊角 126，結果造成次啟始電壓漏電流，亦即所謂的頸結效應。淺溝渠隔離的邊角暴露亦會因應力和晶格差排而造成閘氧化層薄化的問題，使其電流/電壓關係產生雙峰行為。不正常的頸結效應和閘氧化層薄化導致的雙峰現象會降低元件的品質和降低良率，而此為元件製造過程時所希望避免的。

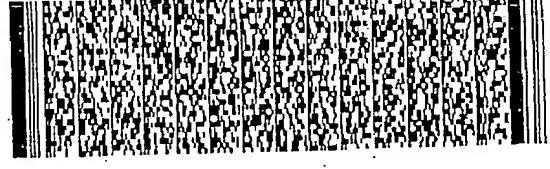
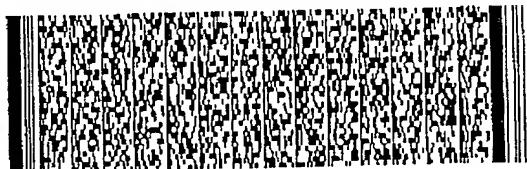


## 五、發明說明 (3)

## 5-3發明目的及概述：

鑑於上述之發明背景中，傳統的淺溝渠隔離製程所產生的諸多缺點，本發明的目的為提供一種防止邊角暴露之淺溝渠隔離的製造方法，其可避免因顎結效應而造成的電荷堆積和次啟始電壓漏電流，且可避免因應力和晶格差排使得閘氧化層薄化而造成的電流/電壓關係的雙峰現象。

根據以上所述之目的，本發明提供了一種防止邊角暴露之淺溝渠隔離的製造方法，其包含步驟如下首先，提供一底材，然後形成一第一絕緣材料層於底材上。再形成一層阻絕層於第一絕緣材料層上，接著形成一第二絕緣材料層於阻絕層上。然後再形成一圖案轉移的光阻於第二絕緣材料層上，而圖案轉移的光阻定義出一主動區域和一溝渠區域。而後利用圖案轉移的光阻為罩幕，依序蝕刻第二絕緣材料層，阻絕層，第一絕緣材料層和部分的底材，以形成一溝渠於底材內。接著再蝕刻第二絕緣材料層，形成一凹洞於光阻與阻絕層之間。之後去除光阻，然後形成一第三絕緣材料層於溝渠內作為襯層。再利用第二絕緣材料層為罩幕，蝕刻阻絕層。接著以絕緣材料填塞溝渠，形成一第四絕緣材料層。而後再平坦化第四絕緣材料層至阻絕層，其步驟更包括平坦化第四絕緣材料層至第二絕緣材料層和去除第二絕緣材料層。接著依序去除阻絕層和去除第一絕



## 五、發明說明 (4)

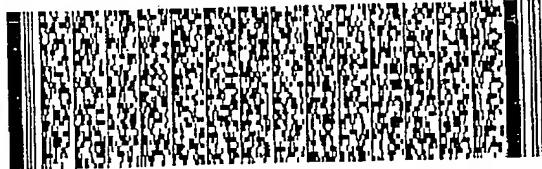
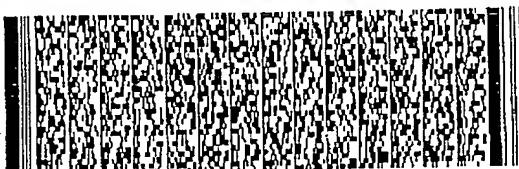
緣材料層。如此一來，淺溝渠隔離的邊角可被保護住而免於暴露，而可避免頸結效應和氧化層薄化的雙峰現象。

## 5-4發明詳細說明：

本發明的一些實施例會詳細描述如下。然而，除了詳細描述外，本發明還可以廣泛地在其他的實施例施行，且本發明的範圍不受限定，其以之後的專利範圍為準。

本發明提供了一種防止邊角暴露之淺溝渠隔離的製造方法，其可避免因頸結效應而造成的電荷堆積和次啟始電壓漏電流，且可避免因剪應力和晶格差排使得閘氧化層薄化而造成的電流/電壓關係的雙峰現象。

參考第二 A 圖之較佳實施例，首先，提供一底材 210，其材料可以是矽。接著形成一第一絕緣材料層 212 於底材 210 上，做為墊氧化層。例如，利用熱氧化法形成一二氧化矽層 212 於矽底材 210 上。然後沉積一阻絕層 214 於第一絕緣材料層 212 上。例如，利用化學氣相沉積法沉積一二氧化矽層 214 於二氧化矽層 212 上。接著再沉積一第二絕緣材料層 232 於阻絕層 214 上，做為擋氧化層 (dummy oxide)。此擋氧化層 232 可以是任何能與阻絕層 214 產生蝕刻選擇比的材料所形成。例如，利用化學氣相沉積法沉積一二氧化



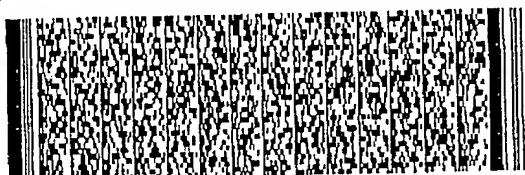
## 五、發明說明 (5)

矽層 232 於氮化矽層 214 上。之後再利用微影技術形成一圖案轉移的光阻 216 於做為擋氧化層的二氧化矽層 232 上，其可定義出一主動區域 218 和一溝渠區域 220。

而後利用經圖案轉移的光阻 216 為罩幕，以非等向性乾蝕刻法依序蝕刻擋氧化層 232，氮化矽層 214，墊氧化層 212 和部分的矽底材 210，以形成一溝渠 220 於底材內。接著再利用對阻絕層和擋氧層蝕刻比不同的非等向性蝕刻法或濕蝕刻法蝕刻部分擋氧化層 232，以形成一凹洞 234 於光阻 216 與氮化矽層 214 之間，如第二 B 圖所示。

凹洞 234 的深度如果太深則會使淺溝渠隔離佔據太大的空間而使得主動區域變小，如果太淺則達不到防止邊角暴露的目的。因此凹洞 234 的較佳深度可以是大約介於 100 和 300 埃之間。接著去除光阻，然後再形成一第三絕緣材料層 222 於溝渠 220 內做為襯層。再利用做為擋氧化層 232 的第二絕緣材料層為罩幕，蝕刻阻絕層 214。而且形成襯層的步驟與以擋氧化層為罩幕蝕刻阻絕層的程序可彼此調換。例如，利用熱氧化法沉積做為襯層的二氧化矽層 222 於溝渠 220 內，再利用熱磷酸蝕刻氮化矽層 214，如第二 C 圖所示。

接著以絕緣材料填塞溝渠，形成一第四絕緣材料層 224。例如，利用化學氣相沉積法將二氧化矽填塞於溝渠



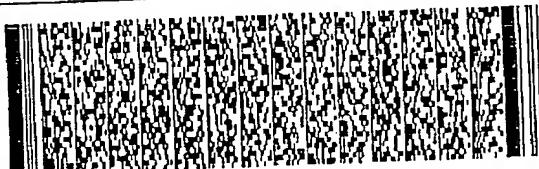
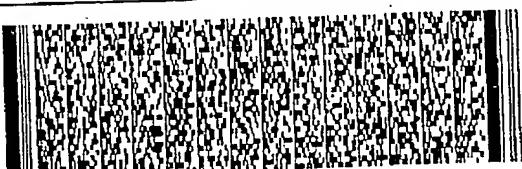
## 五、發明說明 (6)

中，以形成淺溝渠隔離，如第二D圖所示。而後再平坦化第四絕緣材料層224至阻絕層214，其步驟包括平坦化第四絕緣材料層224至第二絕緣材料層232以及去除第二絕緣材料層232，以形成平坦化後之第四絕緣材料層224a。例如，利用化學機械研磨法將做為溝渠隔離的二氧化矽層224研磨至做為擋氧化層的二氧化矽層232，再繼續研磨至做為阻絕層的氮化矽層214，如第二E圖所示。

接著依序去除阻絕層214和去除第一絕緣材料層212。例如，分別利用熱磷酸去除氮化矽層214和利用氫氟酸去除做為墊氧化層的二氧化矽層212，如此即可防止邊角226暴露，如第二F圖所示。

本防止邊角暴露之淺溝渠隔離製程方法已經充分的描述在上列敘述和附圖之第二A到F圖中。受到保護之邊角226可以避免電荷堆積造成次啟始電壓漏電流和因應力和晶格差排而造成閘氧化層薄化的問題。

以上所述僅為本發明之較佳實施例而已，並非用以限定本發明之申請專利範圍；凡其它未脫離本發明所揭示之精神下所完成之等效改變或修飾，均應包含在下述之申請專利範圍內。



459339

圖式簡單說明

第一 A 圖係傳統淺溝渠隔離形成圖案轉移光阻後之橫切面圖；

第一 B 圖係傳統淺溝渠隔離形成第三絕緣材料層後之橫切面圖；

第一 C 圖係傳統淺溝渠隔離平坦化第三絕緣材料層後之橫切面圖；

第一 D 圖係傳統淺溝渠隔離製造方法邊角暴露之橫切面圖；

第二 A 圖係本淺溝渠製造方法形成圖案轉移光阻後之橫切面圖；

第二 B 圖係本淺溝渠製造方法形成凹洞後之橫切面圖；

第二 C 圖係本淺溝渠製造方法蝕刻部分阻絕層後之橫切面圖；

第二 D 圖係本淺溝渠製造方法形成第四絕緣材料層後之橫切面圖；



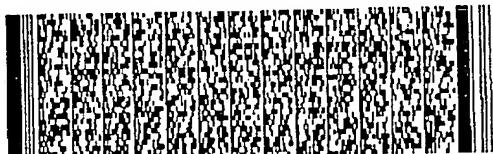
圖式簡單說明

第二 E 圖係本淺溝渠製造方法平坦化第四絕緣材料層後之橫切面圖；及

第二 F 圖係本淺溝渠防止邊角暴露製造方法完成之橫切面圖。

主要部分之代表符號：

- 110 砂底材
- 112 墊氧化層
- 114 氮化矽層
- 116 光阻
- 118 主動區域
- 120 溝渠區域
- 122 二氧化矽層
- 124 二氧化矽層
- 126 邊角
- 210 砂底材
- 212 墊氧化層
- 214 阻絕層
- 216 光阻
- 218 主動區域
- 220 溝渠區域
- 222 視層
- 224 絝緣材料層



9339

圖式簡單說明

226 邊角

232 擋氧化層



## 六、申請專利範圍

1. 一種淺溝渠隔離之製造方法，至少包含下列步驟：

提供一底材；

形成一第一絕緣材料層於該底材上；

形成一阻絕層於該第一絕緣材料層上；

形成一第二絕緣材料層於該阻絕層上；

形成一圖案轉移的光阻於該第二絕緣材料層上，該圖案轉移的光阻定義一主動區域和一溝渠區域；

利用該圖案轉移的光阻為罩幕，依序蝕刻該第二絕緣材料層，該阻絕層，該第一絕緣材料層和部分的該底材，以形成一溝渠於該底材內；

蝕刻該第二絕緣材料層，形成一凹洞於該光阻與該阻絕層之間；

去除該光阻；

形成一第三絕緣材料層於該溝渠內做為襯層；

利用該第二絕緣材料層為罩幕，蝕刻該阻絕層；

填塞該溝渠，形成一第四絕緣材料層；

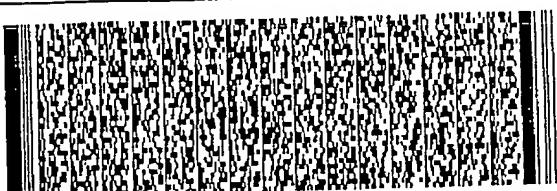
平坦化該第四絕緣材料層至該阻絕層；

去除該阻絕層；及

去除該第一絕緣材料層。

2. 如申請專利範圍第1項之方法，其中上述該底材至少包含矽底材。

3. 如申請專利範圍第1項之方法，其中上述該第一絕緣材



## 六、申請專利範圍

料層至少包含二氧化矽層。

4.如申請專利範圍第3項之方法，其中上述該第一絕緣材料層形成的方法至少包含熱氧化法。

5.如申請專利範圍第1項之方法，其中上述該阻絕層至少包含氮化矽層。

6.如申請專利範圍第5項之方法，其中上述該阻絕層的形成方法至少包含化學氣相沉積法。

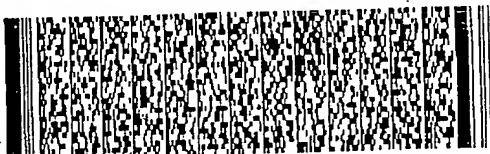
7.如申請專利範圍第1項之方法，其中上述該第二絕緣材料層至少包含二氧化矽層。

8.如申請專利範圍第7項之方法，其中上述該第二絕緣材料層形成的方法至少包含化學氣相沉積法。

9.如申請專利範圍第1項之方法，其中上述該溝渠形成的方法至少包含非等向性乾蝕刻法。

10.如申請專利範圍第1項之方法，其中上述該凹洞形成的方法至少包含非等向性乾蝕刻法。

11.如申請專利範圍第1項之方法，其中上述該第三絕緣材



六、申請專利範圍

料層至少包含二氧化矽層。

12. 如申請專利範圍第11項之方法，其中上述該第三絕緣材料層形成的方法至少包含熱氧化法。

13. 如申請專利範圍第1項之方法，其中上述蝕刻該阻絕層的方法至少包含非等向性乾蝕刻法。

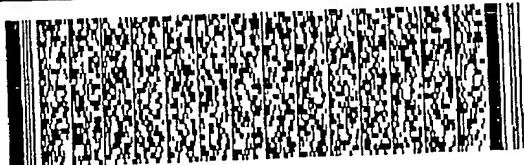
14. 如申請專利範圍第1項之製造方法，其中上述該第四絕緣材料層至少包含二氧化矽層。

15. 如申請專利範圍第14項之方法，其中上述該第四絕緣材料層形成的方法至少包含化學氣相沉積法。

16. 如申請專利範圍第1項之方法，其中上述平坦化該第四絕緣材料層至該阻絕層的方法至少包含；  
平坦化該第四絕緣材料層至該第二絕緣材料層；及  
去除該第二絕緣材料層。

17. 如申請專利範圍第16項之方法，其中上述平坦化該第四絕緣材料層至該第二絕緣材料層的方法至少包含化學機械研磨法(CMP)。

18. 如申請專利範圍第16項之方法，其中上述去除第二絕



六、申請專利範圍

緣材料層的方法至少包含化學機械研磨法 (CMP)。

19. 如申請專利範圍第 5 項之方法，其中上述去除該阻絕層的方法至少包含濕蝕刻法。

20. 如申請專利範圍第 19 項之方法，其中上述該蝕刻法至少包含熱磷酸去除法。

21. 如申請專利範圍第 3 項之方法，其中上述去除該第一絕緣材料層的方法至少包含濕蝕刻法。

22. 如申請專利範圍第 21 項之方法，其中上述該蝕刻法至少包含氫氟酸去除法。

23. 一種淺溝渠隔離之製造方法，至少包含下列步驟：

提供一矽底材；

形成一第一氧化矽層於該矽底材上；

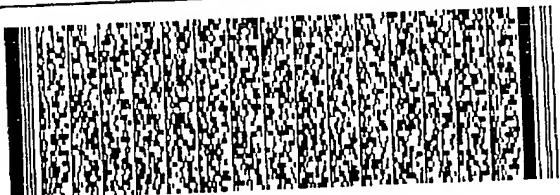
形成一氮化矽層於該第一氧化矽層上；

形成一第二氧化矽層於該氮化矽層上；

形成一圖案轉移的光阻於該第二氧化矽層上，該圖案

轉移的光阻定義一主動區域和一溝渠區域；

利用該圖案轉移的光阻為罩幕，依序蝕刻該第二氧化矽層，該氮化矽層，該第一氧化矽層和部分的該矽底材，以形成一溝渠於該矽底材內；



六、申請專利範圍

蝕刻該第二氧化矽層，形成一凹洞於該光阻與該氮化矽層之間；

去除該光阻；

形成一第三氧化矽層於該溝渠內做為襯層；

利用該第二氧化矽層為罩幕，蝕刻該氮化矽層；

填塞該溝渠，形成一第四氧化矽層；

平坦化該第四氧化矽層至該氮化矽層；

去除該氮化矽層；及

去除該第一氧化矽層。

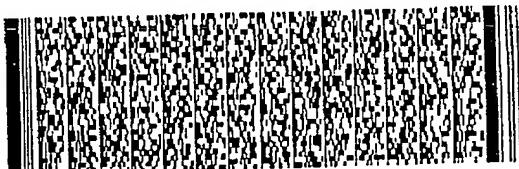
24. 如申請專利範圍第23項之方法，其中上述形成該第一氧化矽層的方法至少包含熱氧化法。

25. 如申請專利範圍第23項之方法，其中上述形成該氮化矽層的方法至少包含化學氣相沉積法。

26. 如申請專利範圍第23項之方法，其中上述形成該第二氧化矽層的方法至少包含化學氣相沉積法。

27. 如申請專利範圍第23項之方法，其中上述形成該溝渠的方法至少包含非等向性乾蝕刻法。

28. 如申請專利範圍第23項之方法，其中上述該凹洞形成的方法至少包含非等向性蝕刻法。



六、申請專利範圍

29. 如申請專利範圍第 23 項之方法，其中上述形成該第三氧化矽層的方法至少包含熱氧化法。

30. 如申請專利範圍第 23 項之方法，其中上述蝕刻該氮化矽層的方法至少包含非等向性蝕刻法。

31. 如申請專利範圍第 23 項之方法，其中上述形成該第四氧化矽層的方法至少包含化學氣相沉積法。

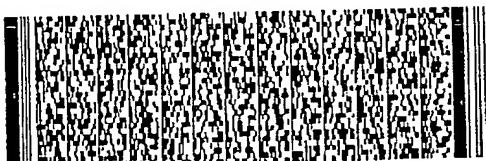
32. 如申請專利範圍第 23 項之方法，其中上述平坦化該第四氧化矽層至該氮化矽層的方法至少包含：

平坦化該第四氧化矽層至該第二氧化矽層；及  
去除該第二氧化矽層。

33. 如申請專利範圍第 32 項之方法，其中上述平坦化該第四氧化矽層至該第二氧化矽層的方法至少包含化學機械研磨法 (CMP)。

34. 如申請專利範圍第 32 項之方法，其中上述去除第二氧化矽層的方法至少包含化學機械研磨法 (CMP)。

35. 如申請專利範圍第 23 項之方法，其中上述去除該氮化矽層的方法至少包含熱磷酸法。



459339

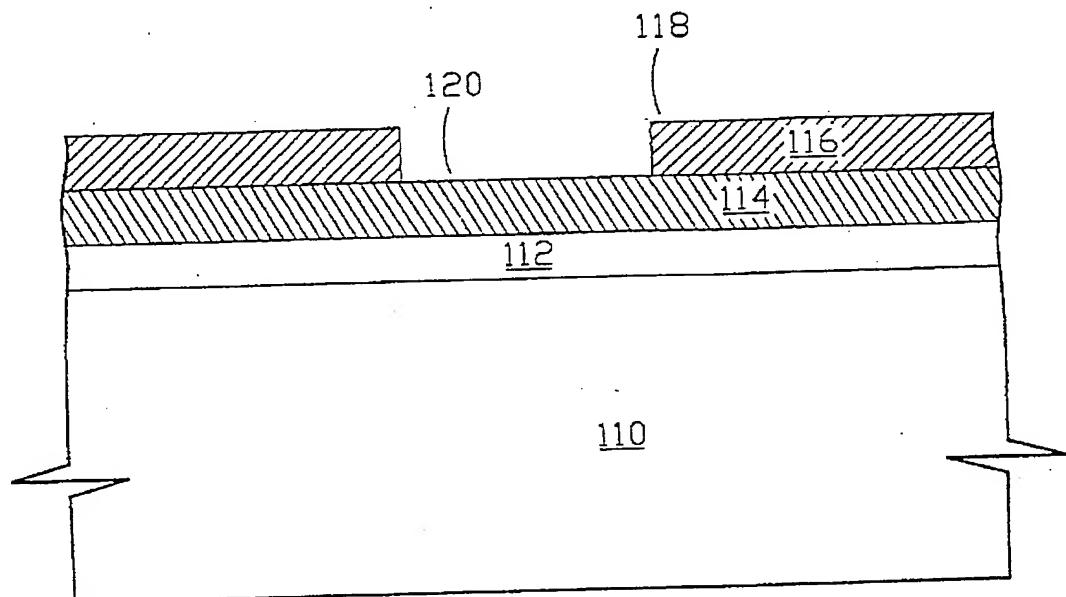
六、申請專利範圍

36. 如申請專利範圍第 23 項之方法，其中上述去除該第一  
氧化矽層的方法至少包含氫氟酸法。

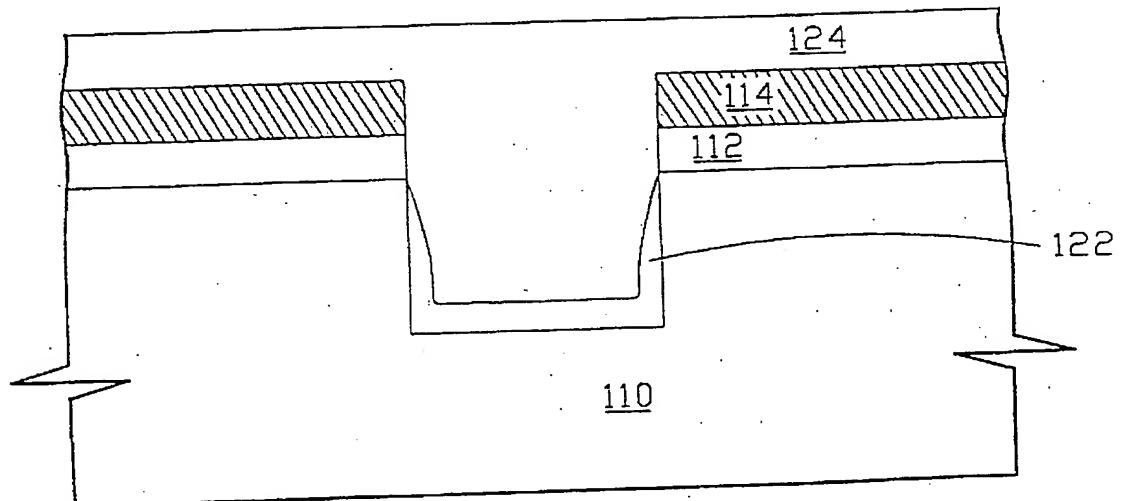


459339

圖式



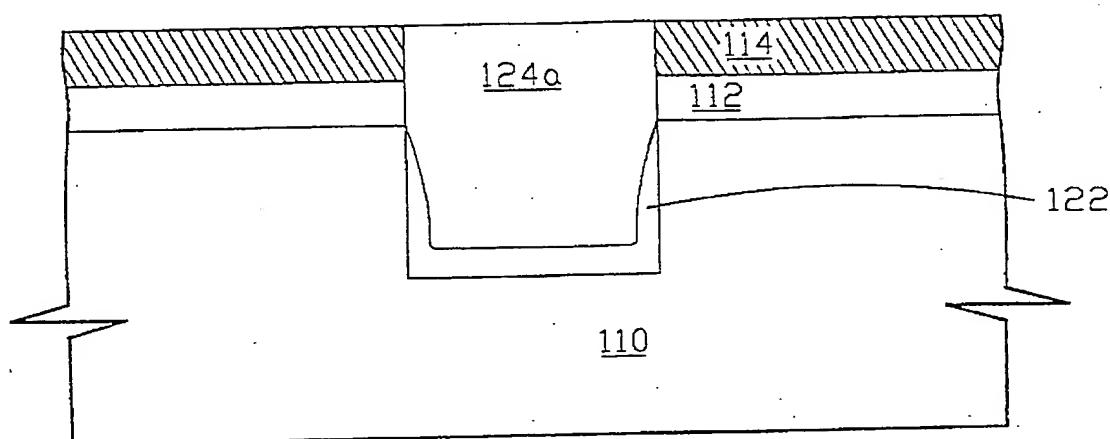
第一A圖



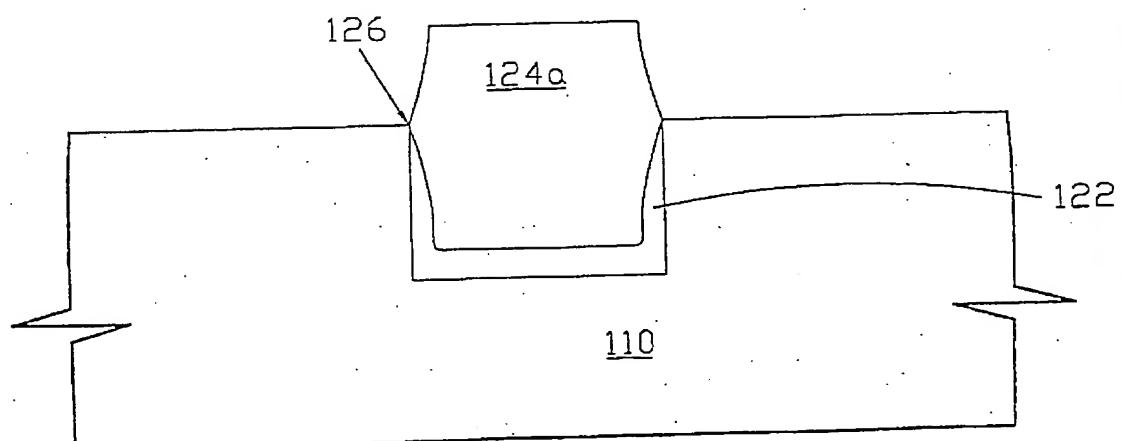
第一B圖

459339

圖式



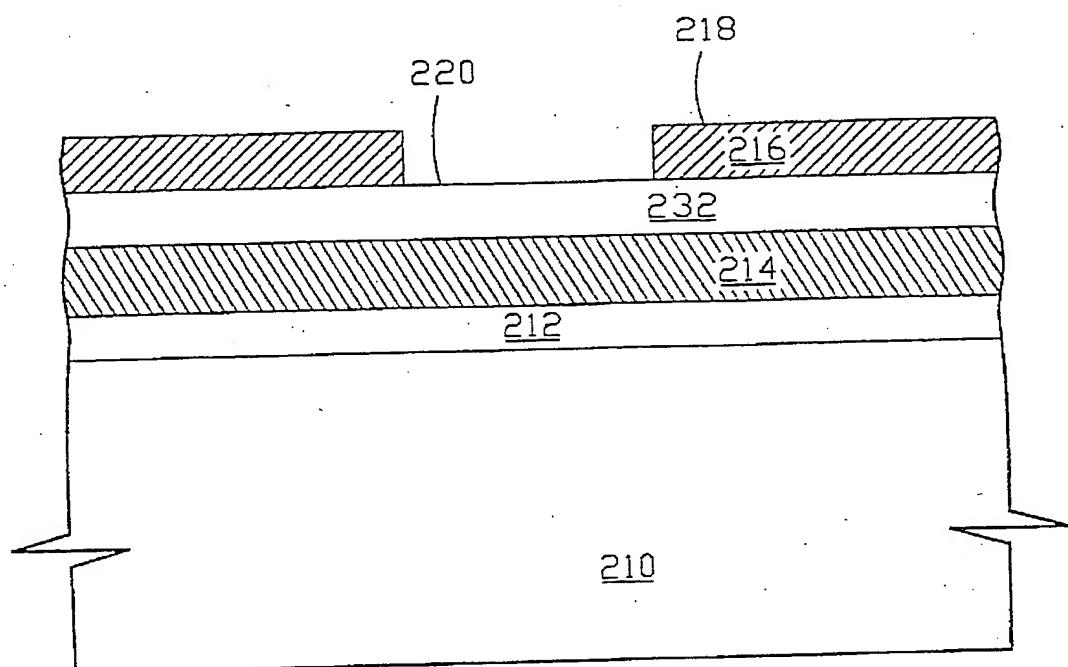
第一C圖



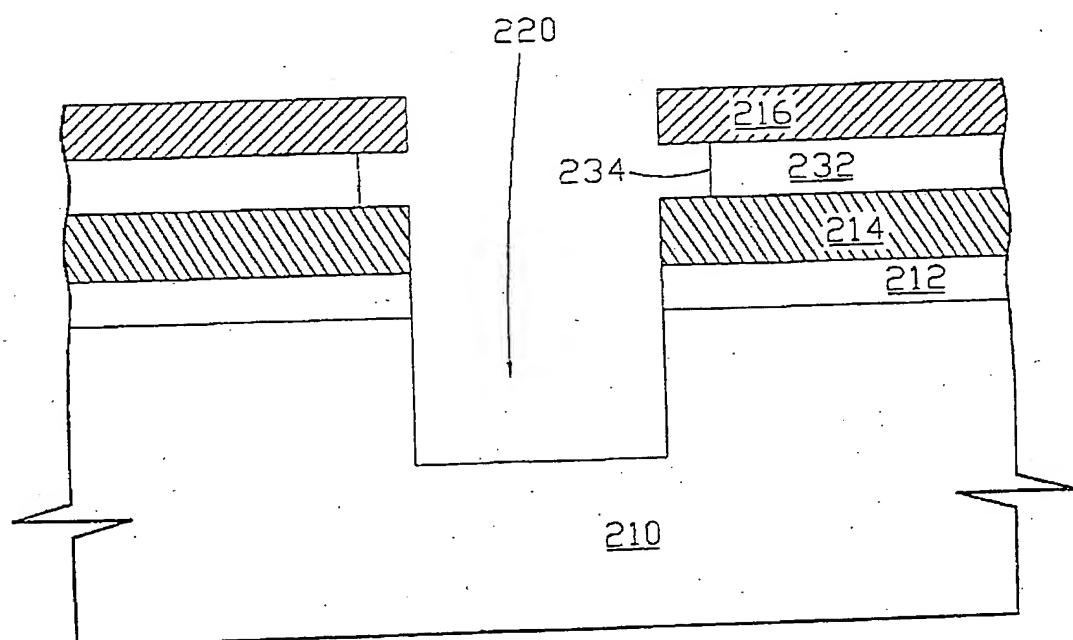
第一D圖

459339

圖式



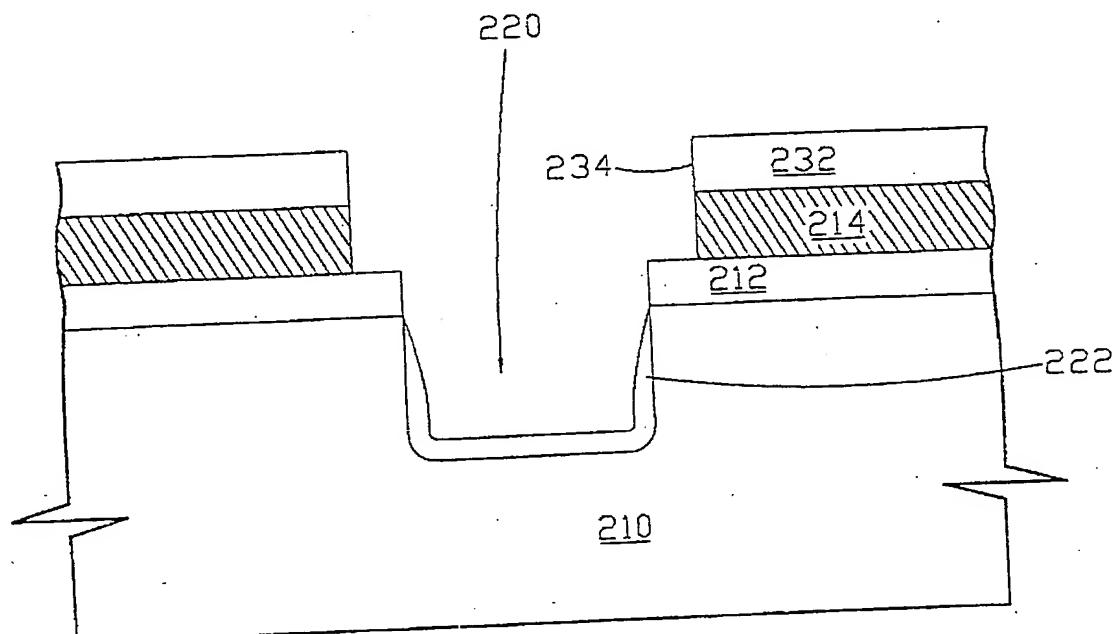
第二 A 圖



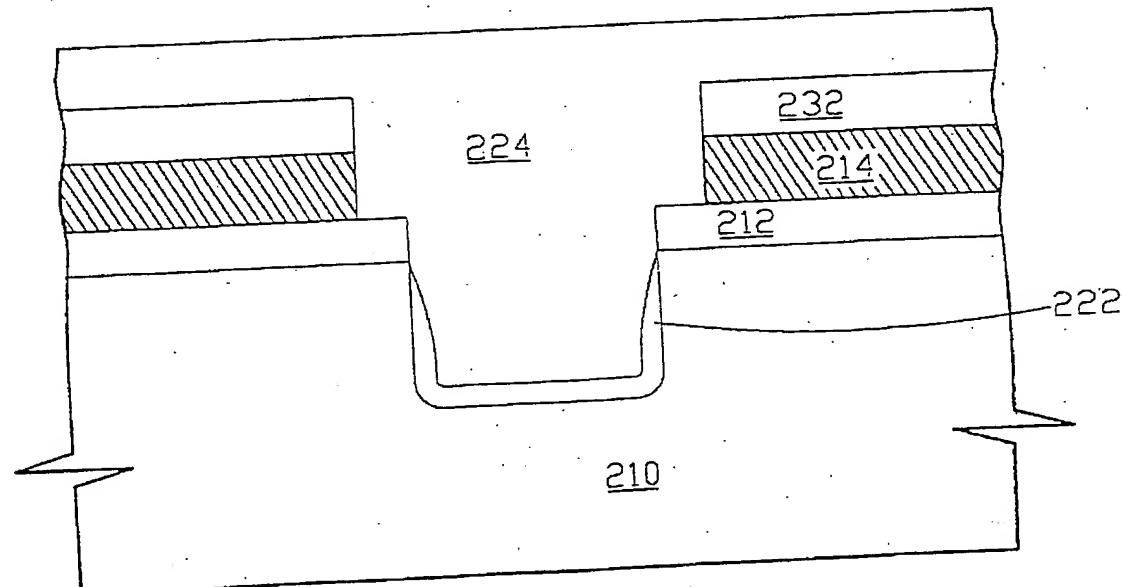
第二 B 圖

459339

圖式



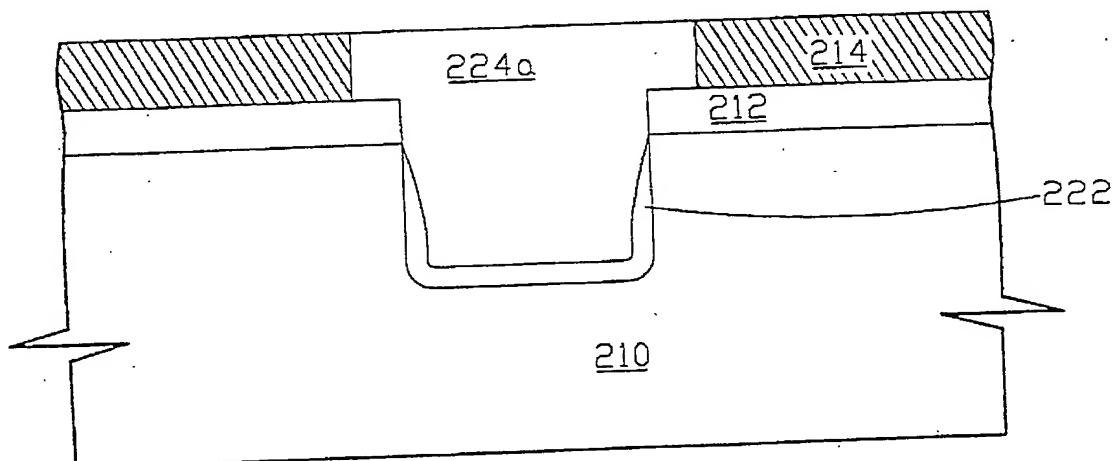
第二C圖



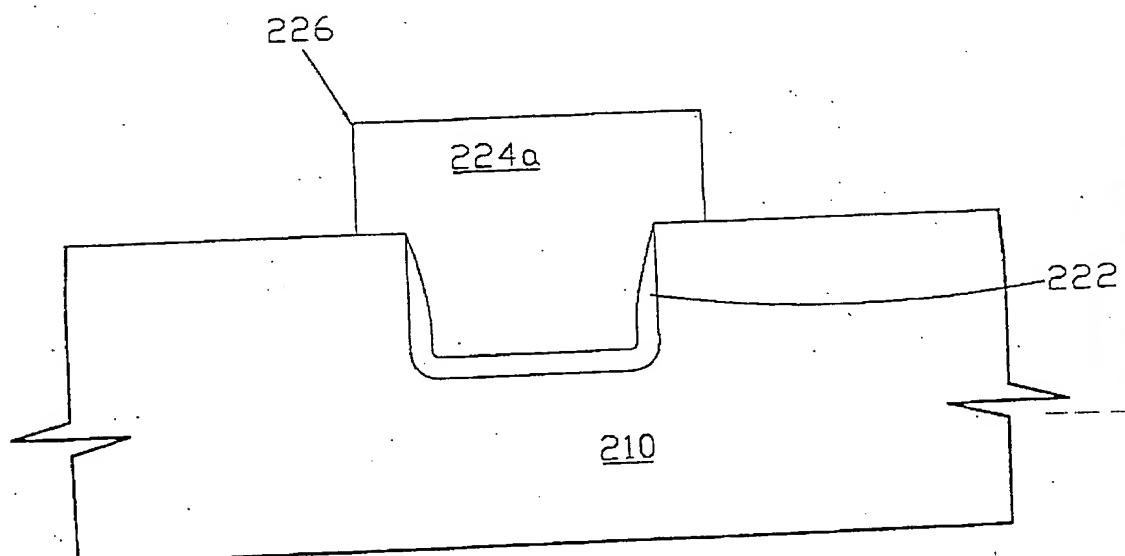
第二D圖

459339

圖式



第二E圖



第二F圖

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**